

Relatos de experiência no ensino superior tecnológico: práticas maker e desenho universal para a aprendizagem no ensino de arquitetura e organização de computadores

Isaque Katahira¹, Jessica Antonio Delgado¹, Luciana Michele Ventura², Afonso Farias de Lima¹

¹ Faculdade de Tecnologia de Ourinhos, Ourinhos, SP, Brasil

² Etec Prof. Mário Antônio Verza, Palmital, SP, Brasil

RESUMO Este trabalho relata uma experiência pedagógica desenvolvida na disciplina de Arquitetura e Organização de Computadores do curso de Tecnologia em Análise e Desenvolvimento de Sistemas (ADS) de uma unidade da rede Fatec. Diante do elevado grau de abstração dos conteúdos de *hardware*, adotou-se o Desenho Universal para a Aprendizagem (DUA) como referencial orientador, associado à cultura *Maker* como estratégia de materialização dos conceitos. A intervenção envolveu a implementação de um *IoT Maker Lab*, com uso de plataformas de prototipagem aberta (Arduino Uno e ESP32), simuladores digitais (Tinkercad, Wokwi e PC Builder Pro), aprendizagem baseada em projetos (PBL), sala de aula invertida e rotação por estações. Ao longo das quatro avaliações realizadas, todos os 32 discentes participantes obtiveram nota igual ou superior a 6,0, com médias crescentes de P1 (9,09) a P4 (9,72), sendo 75,0% dos alunos na faixa de excelência na média final. Embora esses dados ofereçam indícios iniciais favoráveis à abordagem adotada, reconhece-se que a ausência de grupo de controle e o acompanhamento de uma única turma limitam conclusões mais amplas. O ecossistema completo da disciplina está disponível em repositório de acesso aberto para replicação por outros docentes da rede. **Palavras-chave:** Desenho Universal para a Aprendizagem; Cultura *Maker*; Arduino; Arquitetura e Organização de Computadores; Metodologias Ativas.

Introdução

O ensino de Arquitetura e Organização de Computadores em cursos de tecnologia, como Análise e Desenvolvimento de Sistemas, costuma apresentar dificuldades aos estudantes devido ao alto nível de abstração de seus conteúdos. Conceitos como unidade lógica e aritmética, ciclos de busca e execução de instruções, mapeamento de memória e entrada e saída nem sempre se tornam visíveis na prática, o que pode comprometer a compreensão da relação entre *software* e *hardware*.

Neste contexto, este relato apresenta uma experiência pedagógica desenvolvida na disciplina de Arquitetura e Organização de Computadores do curso de ADS, ao longo de 20 semanas e 80 horas-aula, com o uso de práticas *Maker* e princípios do Desenho Universal para a Aprendizagem. A proposta buscou aproximar a teoria de situações concretas de aprendi-

zagem, por meio de atividades com Arduino, ESP32, simuladores e produção de protótipos, como forma de apoiar a compreensão de conteúdos mais abstratos.

A experiência foi organizada com base em diferentes estratégias de mediação didática, incluindo leituras orientadas, quizzes formativos, uso de simuladores e atividades práticas com *hardware* real. Em vez de apresentar uma pesquisa experimental, o objetivo deste texto é descrever a vivência realizada, registrar os procedimentos adotados e refletir sobre os aspectos que se mostraram mais úteis e os limites observados ao longo da aplicação.

Assim, mais do que demonstrar efeitos generalizáveis, este relato pretende compartilhar uma prática desenvolvida em contexto real de ensino, na expectativa de que a descrição possa contribuir com outros docentes interessados em estratégias de ensino mais concretas, flexíveis e próximas da realidade dos estudantes (PERES; SOUSA, 2025).

Vale ressaltar que o curso de Análise e Desenvolvimento de Sistemas passou por uma recente reformulação em seu Projeto Pedagógico de Curso (PPC), com implantação formal a partir do primeiro semestre de 2026, visando atualizar as competências tecnológicas frente às novas e dinâmicas demandas do setor produtivo (CENTRO PAULA SOUZA, 2026). Nesse contexto de atualização curricular, a disciplina de Arquitetura e Organização de Computadores figura como componente estratégico para a formação técnica do tecnólogo, o que reforça a pertinência de experiências pedagógicas voltadas ao seu ensino. A abrangência do curso reforça esse potencial: apenas no vestibular do segundo semestre de 2026, o ADS esteve disponível em 40 das 82 unidades da rede Fatec (VESTIBULAR FATEC, 2026), o que amplia o potencial de alcance de práticas replicáveis como a aqui descrita.

OS PRINCÍPIOS DO DESENHO UNIVERSAL PARA APRENDIZAGEM (DUA)

O Desenho Universal para a Aprendizagem (DUA) — em inglês, Universal Design for Learning (UDL) — é um framework educacional desenvolvido pelo Center for Applied Special Technology (CAST), sob a liderança de pesquisadores como David Rose e Anne Meyer. Inspirado nos conceitos de acessibilidade da arquitetura, o DUA na educação pressupõe que o currículo deve ser proativamente flexível, sendo desenhado para atender à diversidade e eliminar barreiras que impedem o acesso ao conhecimento, em vez de exigir adaptações pontuais posteriores (CAST, 2018).

Fundamentalmente, o modelo baseia-se em pesquisas neurocientíficas que identificam três redes cerebrais distintas que afetam a aprendizagem: a rede afetiva, a de reconhecimento e a estratégica. A partir dessa base, a estrutura do DUA organiza-se em três princípios fundamentais que orientam a prática docente (CAST, 2018; VIEIRA; MATILDE, 2024):

- 1. Múltiplos Meios de Engajamento** — o “porquê” da aprendizagem: Relaciona-se à rede afetiva do cérebro e aborda a motivação e o interesse. Este princípio busca estimular a persistência e a autorregulação, oferecendo desafios que possibilitem diferentes níveis de autonomia e que conectem o conteúdo técnico a situações reais do mercado de trabalho.

2. **Múltiplos Meios de Representação** — o “quê” da aprendizagem: Vinculado à rede de reconhecimento, foca na apresentação da informação de formas variadas. Para disciplinas de *hardware*, isso é crucial para que conceitos abstratos sejam percebidos através de estímulos multimodais, oferecendo opções de percepção, linguagem e símbolos que facilitem a compreensão (FERREIRA; ANTUNES, 2025).
3. **Múltiplos Meios de Ação e Expressão** — o “como” da aprendizagem: Relaciona-se à rede estratégica. Aborda as diferentes formas pelas quais os estudantes podem demonstrar o que aprenderam. Em vez de uma avaliação única, incentiva-se o uso de protótipos, relatórios técnicos e simulações digitais como evidências de competência e funções executivas. A estrutura conceitual do *framework* adotado e sua organização em três princípios orientadores da prática docente são apresentadas na Figura 1.

Figura 1 – Os Três Pilares do Desenho Universal para a Aprendizagem (DUA)



Fonte: Elaborado pelos autores - 2026.

Na literatura brasileira, Vieira e Matilde (2024) destacam a aplicação do *framework* na educação inclusiva, reforçando que a variabilidade é a norma, e não a exceção. Complementarmente, Bordignon e Morgenstern (2024) sustentam que o DUA não se limita a apoiar alunos com deficiência, mas amplia as possibilidades de todos alcançarem sucesso escolar ao reduzir a carga cognitiva desnecessária.

Contudo, é importante notar que o modelo também é alvo de discussões acadêmicas quanto à sua base empírica. Boysen (2024) aponta que, embora as técnicas instrucionais isoladas citadas pelo CAST possuam suporte científico, a validação do *framework* como um sistema integrado ainda carece de estudos mais robustos que comprovem sua eficácia total em diferentes contextos. Apesar disso, sua adoção em cursos superiores de tecnologia tem se mostrado promissora para o ensino de sistemas complexos.

Ao aplicar o DUA nas práticas laboratoriais com microcontroladores aqui relatadas, busca-se não apenas o cumprimento de normas de acessibilidade, mas a melhoria da experiên-

cia de aprendizagem para todo o corpo discente. A proposta buscou, por meio de múltiplos meios de representação e expressão, ampliar as formas pelas quais os estudantes puderam se engajar e demonstrar competências nos conteúdos de *hardware*, cuja prática pedagógica é ilustrada no Quadro 1.

Quadro 1 – Aplicação dos Pilares do Desenho Universal para a Aprendizagem (DUA) no Ensino de Arquitetura e Organização de Computadores

PILAR DO DUA	CONCEITO	APLICAÇÃO NA DISCIPLINA
I. Engajamento O “Porquê”	Estimular o interesse e a motivação através de desafios e relevância.	→ Simuladores com resultados instantâneos e gamificação → Conexão com IoT e computação paralela → Feedback contínuo via ferramentas de análise em tempo real
II. Representação O “Quê”	Oferecer a informação em múltiplos formatos (visual, auditivo, tátil).	→ Animação do caminho de dados e fluxo interno do processador → Visualização de registradores, memória cache e ULA → Alternância entre teoria e prática em ambientes virtuais
III. Ação e Expressão O “Como”	Permitir que o aluno demonstre o que aprendeu de formas variadas.	→ Programação em Assembly em simuladores → Integração com hardware físico (Arduino, ESP32, FPGAs) → Análises de desempenho e otimização como forma de avaliação

Fonte: Elaborado pelos autores - 2026.

PRÁTICAS MAKER E CAMINHOS DE IMPLEMENTAÇÃO DA DISCIPLINA

A prática pedagógica aqui relatada fundamenta-se no Desenho Universal para a Aprendizagem (DUA), visando universalizar o ensino de conceitos complexos de *hardware* e *software* através de múltiplos meios de engajamento, representação e expressão. A elaboração dos materiais contou com a colaboração de colegas de diferentes áreas, cujas contribuições são descritas a seguir:

- **Pilar I (Engajamento):** As estratégias de motivação e o uso de simuladores foram discutidos com um colega com experiência em gamificação, o que levou a ajustes nas mecânicas de desafio e na frequência de *feedback* ao longo das atividades, tornando a progressão das tarefas mais estimulante para os estudantes.
- **Pilar II (Representação):** A precisão técnica dos conteúdos de lógica digital, sistemas numéricos e conversões de base foi revisada em colaboração com um colega da área de Matemática, o que resultou em ajustes nos roteiros de laboratório e contribuiu para tornar os materiais mais claros e acessíveis aos estudantes.
- **Pilar III (Ação e Expressão):** A organização do repositório digital e o funcionamento

técnico dos simuladores (Wokwi e Tinkercad) foram verificados em conjunto com um colega da área de Computação, resultando em ajustes na estrutura de navegação e nos roteiros de uso, de modo a facilitar que os estudantes demonstrassem suas competências nas atividades práticas.

Para viabilizar o acesso aos conteúdos e garantir a transparência pedagógica, todos os roteiros de laboratório e manuais de *hardware* foram centralizados em repositório aberto, cumprindo a missão de disseminação de saberes do Catálogo de Práticas Docentes (CPD), disponível para reprodução em: https://ikatahira.github.io/arquitetura_organizacao_computadores/

A aplicação ocorreu na disciplina de Arquitetura e Organização de Computadores do curso de ADS da FATEC, abrangendo 20 semanas e 80 horas-aula. A estratégia metodológica foi dividida em quatro frentes principais:

1. **Fundamentação e Sala de Aula Invertida:** O conteúdo teórico baseou-se em bibliografias clássicas (Tanenbaum; Stallings; Silva), cujas leituras prévias foram acompanhadas por quizzes de verificação formativa, preparando o discente para a transição entre os níveis de abstração digital e microarquitetura.

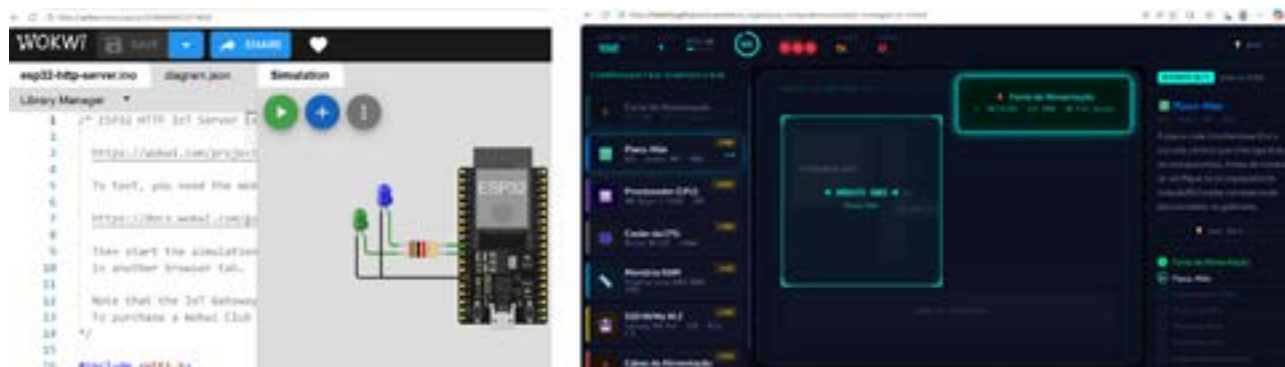
Figura 2 – Página inicial do repositório digital da disciplina de Arquitetura e Organização de Computadores



Fonte: Elaborado pelos autores - 2026.

2. **Experimentação via Simuladores Computacionais:** Como alternativa aos laboratórios físicos, utilizaram-se ambientes virtuais de aprendizagem como Tinkercad, Wokwi e PC Builder Pro. Esses simuladores permitiram o estudo assíncrono e o *feedback* instantâneo, facilitando a compreensão de processos como a montagem física da placa-mãe e a lógica digital.

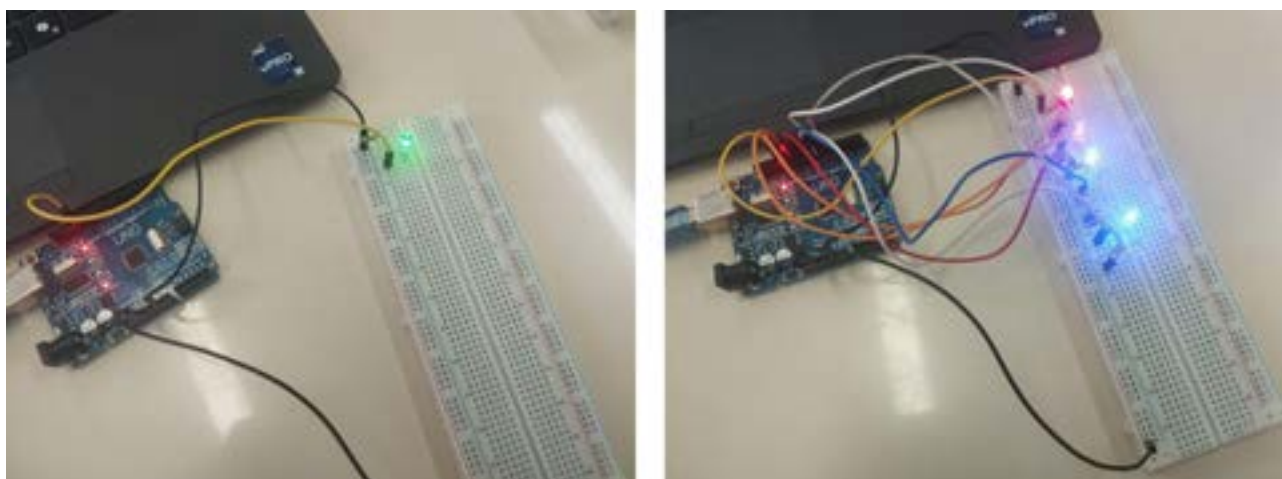
Figura 3 – Exemplos de simuladores para aplicação do DUA



Fonte: Elaborado pelos autores - 2026.

1. **Materialização com *hardware* real:** Aplicou-se a Aprendizagem Baseada em Projetos (PBL) através do uso de plataformas de prototipagem aberta (Arduino Uno e ESP32). Conceitos abstratos, como portas lógicas e hierarquia de memória, foram materializados em sinais elétricos mensuráveis (0V ou 5V), permitindo que o aluno visualizasse fisicamente o fluxo interno de dados e a persistência em EEPROM. No desenvolvimento de projetos com o ESP32, a sustentabilidade foi abordada através da eficiência energética, explorando recursos de *hardware* como o modo '*Deep Sleep*'. Os alunos programaram os dispositivos para minimizar o consumo de energia em períodos de inatividade, conectando a teoria de gerenciamento de energia à consciência sobre o impacto ambiental da tecnologia e à responsabilidade ética do desenvolvedor.

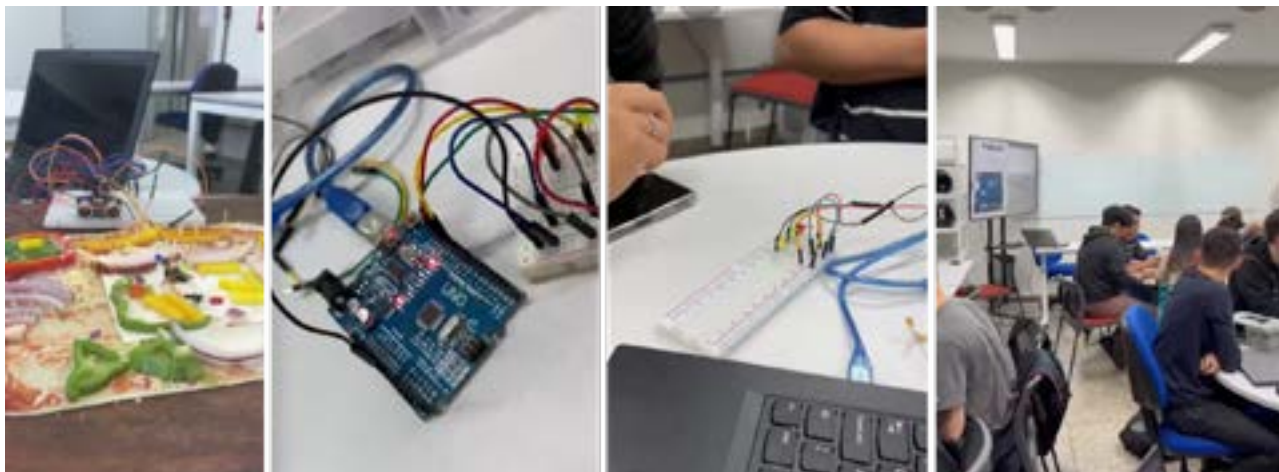
Figura 4 – Materialização de estados lógicos discretos (ligado/desligado) através de sinal elétrico em saída digital do Arduino Uno.



Fonte: Elaborado pelos autores - 2026.

2. **Dinâmica de Rotação por Estações:** As aulas laboratoriais foram organizadas em estações de trabalho onde os grupos alternavam entre teoria, simulação digital, montagem de *hardware* físico e documentação técnica, respeitando os diferentes ritmos e estilos de aprendizagem dos discentes.

Figura 5 – Práticas discentes por rotação de trabalhos



Fonte: Elaborado pelos autores - 2026.

O processo avaliativo foi contínuo e diversificado, composto por 12 relatórios técnicos de laboratório, desenvolvimento de um portfólio de quatro projetos integrados, seminários temáticos e sessões de Avaliação por Pares (*Peer Review*), nas quais os alunos utilizaram rubricas padronizadas para desenvolver senso crítico e comunicação técnica. Todo o ecossistema digital foi centralizado na plataforma *GitHub Pages*, que serviu como ponto âncora para o acesso aos conteúdos e interação síncrona/assíncrona.

Figura 6 – PBL Arquitetura e Organização de Computadores



Fonte: Elaborado pelos autores - 2026.

No decorrer da experiência, observou-se maior participação dos alunos nas atividades práticas, especialmente naquelas envolvendo *hardware* e prototipagem. No curso de ADS, as atividades do *IoT Maker Lab* proporcionaram oportunidades para que os estudantes explorassem competências relacionadas à compreensão de protocolos de comunicação (I²C e SPI) e discutissem aspectos da LGPD aplicados a dispositivos conectados. Os benefícios estenderam-

-se à instituição com a criação de um guia de práticas de baixo custo e alta replicabilidade, disponibilizado em repositório aberto com potencial de referência para outras unidades da rede. Socialmente, o foco em sustentabilidade nos projetos com ESP32 levou os alunos a discutir o impacto ambiental do consumo energético em dispositivos conectados, tema incorporado aos relatórios técnicos da disciplina. O Quadro 2 apresenta uma síntese comparativa das ferramentas utilizadas, das competências desenvolvidas e dos pilares do DUA mobilizados em cada frente de trabalho:

Quadro 2 – Comparativo de ferramentas e competências desenvolvidas

PRÁTICA	FERRAMENTA BASE	COMPETÊNCIA PRINCIPAL	PILAR DUA
Lógica Computacional	Nivelamento Lógico	Raciocínio Algorítmico	16 Engajamento
Arquitetura / ADS	IoT Maker Lab	Prototipagem de Hardware	16 Representação
Microarquitetura	Simuladores Digitais	Programação de Baixo Nível	16 Ação e Expressão

Fonte: Elaborado pelos autores - 2026.

Para analisar o alcance das estratégias ao longo do semestre, acompanhou-se o desempenho discente nas quatro avaliações, que cobriram progressivamente os conteúdos de sistemas numéricos, lógica digital, arquitetura de memória e integração de I/O. A média final foi calculada pela fórmula $(P1 \times 0,2) + (P2 \times 0,3) + (P3 \times 0,2) + (P4 \times 0,3)$, atribuindo peso maior às avaliações P2 e P4, conforme definição institucional registrada no SIGA (Tabela 1).

Tabela 1 – Distribuição de Desempenho Discente por Avaliação (P1 a P4)

AVALIAÇÃO	INSTRUMENTO	9,1–10,0	8,1–9,0	7,1–8,0	6,0–7,0	MÉDIA
P1	Sistemas Numéricos e Portas Lógicas com Arduino	21 (65,6%)	4 (12,5%)	4 (12,5%)	3 (9,4%)	9,09
P2	Prova Teórica — repositório GitHub Pages	16 (50,0%)	13 (40,6%)	2 (6,2%)	1 (3,1%)	9,19
P3	Exercícios de Performance — Cache/ Pipeline com PC Builder Pro	17 (53,1%)	9 (28,1%)	5 (15,6%)	1 (3,1%)	9,21
P4	Projeto de I/O com Arduino	28 (87,5%)	1 (3,1%)	1 (3,1%)	2 (6,2%)	9,72
Média Final	32 discentes aprovados	24 (75,0%)	6 (18,8%)	1 (3,1%)	1 (3,1%)	9,30

Fonte: Elaborado pelos autores, com base em dados de aproveitamento escolar no SIGA - (2026).

Os dados apontam para uma progressão consistente ao longo do semestre. Em P1, que contemplou sistemas numéricos e lógica digital com uso do Arduino, 65,6% dos discentes já se encontravam na faixa de excelência (nota $\geq 9,1$), com média de 9,09 — resultado favorável considerando tratar-se da primeira avaliação da disciplina e do primeiro contato formal com *hardware* real.

Em P2, baseada no repositório digital hospedado no GitHub *Pages*, observou-se uma concentração ainda maior de notas nas faixas superiores (90,6% acima de 8,1), com média de 9,19, o que pode estar associado ao acesso contínuo ao material estruturado disponibilizado no repositório digital.

Em P3, voltada à análise de performance com simuladores de cache e pipeline, a média se manteve em 9,21, com leve aumento da dispersão em relação à P2 — o que é esperado dado o maior grau de abstração dos conteúdos abordados. P4, o Projeto de I/O com Arduino, registrou o melhor desempenho do semestre: 87,5% dos discentes atingiram a faixa de excelência e a média chegou a 9,72.

Esse resultado pode refletir tanto o efeito da prática acumulada com o *hardware* ao longo do semestre quanto a natureza integradora do instrumento, que permitiu ao aluno mobilizar simultaneamente os conteúdos trabalhados nas frentes anteriores.

Vale destacar a trajetória de alguns discentes que iniciaram o semestre com notas abaixo de 8,0 em P1 e encerraram com média final igual ou superior a 8,8, após notas crescentes nas avaliações subsequentes — o que sugere que as estratégias de reforço e a diversidade de instrumentos avaliativos possibilitaram a recuperação e consolidação do aprendizado ao longo do semestre.

Cabe registrar que, dos 37 estudantes listados no sistema para a disciplina, 5 não concluíram o ciclo avaliativo semestral. Destes, 3 não realizaram nenhuma das avaliações, 1 participou apenas da primeira prova sem comparecer às demais, e 1 era oriundo de outra turma e não chegou a frequentar as aulas. Em um esforço de acompanhamento e busca ativa pedagógica, buscou-se compreender se o nível de complexidade das práticas de hardware e prototipagem eletrônica introduzidas teria atuado como fator de desmotivação ou rejeição inicial. As observações e contatos indicaram que tais ausências decorreram de fatores externos — evasão precoce, trancamento formal de matrícula, choque de horários com atividades laborais ou vínculo com turma distinta —, cenários historicamente característicos do perfil do estudante do ensino superior tecnológico de turno noturno. Não foram identificados indícios de que o uso das plataformas Maker tenha sido a barreira determinante para esses desligamentos.

Como característica intrínseca a um relato de experiência, reconhecem-se as limitações do alcance destes resultados. As evidências descritas baseiam-se no acompanhamento de uma única turma, sem o escopo de uma pesquisa experimental generalizável com grupos comparativos de controle. Não é possível dissociar, por exemplo, o efeito da prática acumulada com *hardware* do efeito específico das estratégias DUA adotadas — distinção que exigiria um delineamento de pesquisa mais robusto. A ausência de ferramentas de escuta direta —

como questionários formais de percepção discente — limita a profundidade analítica, indicando que avaliações futuras e acompanhamentos longitudinais são necessários para verificar se os resultados se mantêm em outros contextos e turmas.

Considerações finais

A experiência relatada mostrou-se pertinente para o ensino de Arquitetura e Organização de Computadores no contexto do curso de Análise e Desenvolvimento de Sistemas, especialmente pela articulação entre atividades práticas, simuladores e recursos de *hardware* real. No âmbito da turma acompanhada, a proposta resultou em desempenho satisfatório ao longo das avaliações realizadas, sem que isso autorize inferências de eficácia generalizável.

Mais do que validar um modelo, este relato registra uma prática didática situada, construída em condições reais de ensino e marcada por limites próprios de escopo, duração e avaliação. Entre esses limites, destacam-se o acompanhamento de uma única turma, a ausência de grupo comparativo e a falta de instrumentos específicos para captar a percepção dos estudantes. Ainda assim, a experiência oferece elementos úteis para outros docentes interessados em integrar práticas *Maker* e princípios do Desenho Universal para a Aprendizagem em disciplinas de *hardware*.

Por fim, cumprindo a missão de disseminação pública de saberes práticos e docentes preconizada pela Revista Catálogo de Práticas Docentes (CPD), todo o ecossistema digital instrucional concebido para a disciplina foi consolidado na forma de um roteiro didático amplamente replicável, o qual permanece hospedado e disponível em repositório público aberto para livre consulta em: https://ikatahira.github.io/arquitetura_organizacao_computadores/

Referências

- BORDIGNON, R. W.; MORGENSTERN, J. M. **Princípios e usos do desenho universal para a aprendizagem na educação inclusiva**: uma revisão de literatura. *Caderno Pedagógico*, v. 21, n. 13, e12854, 2024. DOI: <https://doi.org/10.55905/cadped.v21i13.12854>
- BOYSEN, G. A. A critical analysis of the research evidence behind CAST's universal design for learning guidelines. *Policy Futures in Education*, v. 22, n. 7, p. 1219–1238, 2024. DOI: <https://doi.org/10.1177/14782103241255428>
- CAST. **Universal Design for Learning Guidelines version 2.2**. Wakefield, MA: CAST, 2018. Disponível em: <https://udlguidelines.cast.org>. Acesso em: 06 abr. 2026.
- CENTRO PAULA SOUZA. **Projeto Pedagógico do Curso Superior de Tecnologia em Análise e Desenvolvimento de Sistemas**. Unidade do Ensino Superior de Graduação (CESU). São Paulo, 2026.
- FATEC. **Análise e Desenvolvimento de Sistemas**. Vestibular Fatec, 2026. Disponível em: <https://www.vestibularfatec.com.br/unidades-cursos/>. Acesso em: 06 abr. 2026.
- FERREIRA, E.; ANTUNES, L. D. L. **Aplicando os princípios do Desenho Universal para a Aprendizagem (DUA) no ensino de Sistemas Multiagentes**. In: WORKSHOP-ESCOLA DE SISTEMAS DE AGENTES, SEUS AMBIENTES E APLICAÇÕES (WESAAC), 19., 2025, Fortaleza. **Anais [...]**. Porto Alegre: SBC, 2025. p. 195-205.
- PERES, M. S.; SOUSA, P. **Relato de experiência sobre o uso de metodologias ativas no ensino de língua**. *Revista Brasileira de Educação Profissional e Tecnológica*, Brasília, v. 10, n. 5, p. 40–68, 2025.
- SILVA, M. G. **Organização e Arquitetura de Computadores**. Rio de Janeiro: LTC, 2022.
- STALLINGS, W. **Arquitetura e Organização de Computadores**. São Paulo: Pearson, 2017.
- TANENBAUM, A. S. **Organização Estruturada de Computadores**. São Paulo: Pearson, 2013.
- VIEIRA, L. A.; MATILDE, L. da L. B. **As contribuições do desenho universal para aprendizagem no contexto da educação inclusiva**. *Contribuciones a las Ciencias Sociales*, v. 17, n. 6, e7754, 2024. DOI: <https://doi.org/10.55905/revconv.17n.6-276>